

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-189696

(43)Date of publication of application : 10.07.2001

(51)Int.Cl. H04B 10/02  
H04B 10/18  
H04J 14/00  
H04J 14/02

(21)Application number : 2000-315638 (71)Applicant : NIPPON TELEGR & TELEPH CORP  
<NTT>

(22)Date of filing : 16.10.2000 (72)Inventor : TAKIGUCHI KOICHI  
OKAMOTO KATSUNARI  
GO TAKASHI

(30)Priority

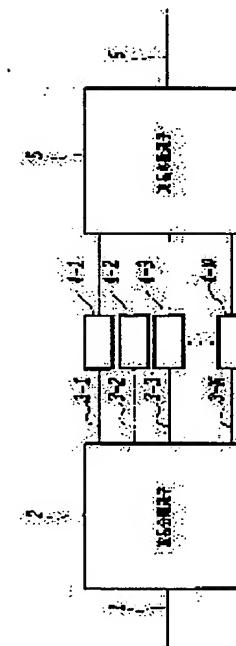
Priority number : 11296877 Priority date : 19.10.1999 Priority country : JP

## (54) DISPERSED SLOPE COMPENSATOR

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To attain the waveform shaping of a WDM (wavelength Division Multiplexing) signal that is distorted by the dispersed slopes of fibers with a small constitution and to compensate the dispersion of various fiber transmission lines having different dispersion value or to compensate the dispersion fluctuation caused by the temperature change, etc., by means of a single element.

**SOLUTION:** The WDM signal light that is distorted by the dispersion radiated from an input waveguide is separated into plural wavelength components by a wavelength separator and then transmitted through a lattice type optical element which can generate the dispersion compensation value corresponding to each wavelength component, a transversal optical element or a mixture element of the two optical elements. Each of transmitted signal light is multiplexed by a wavelength multiplexer and this multiplexed light is outputted from an output waveguide. The wavelength separator and the wavelength multiplexer can use an array waveguide lattice in addition to a multi-stage Mach-Zehnder interferometer, a bulk type optical filter or an optical filter containing the fiber type (or waveguide type) gratings connected together in a multi-stage form, etc., respectively.



## LEGAL STATUS

[Date of request for examination] 16.10.2000

[Date of sending the examiner's decision of rejection] 05.12.2003

[Kind of final disposal of application other than the examiner's decision of rejection or

**THIS PAGE BLANK (USPTO)**

application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-189696

(P2001-189696A)

(43)公開日 平成13年7月10日 (2001.7.10)

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テマコト<sup>\*</sup>(参考)

H 04 B 10/02

H 04 B 9/00

M

10/18

E

H 04 J 14/00

14/02

審査請求 有 請求項の数14 O.L (全12頁)

(21)出願番号 特願2000-315638(P2000-315638)

(71)出願人 000004226

日本電信電話株式会社

(22)出願日 平成12年10月16日 (2000.10.16)

東京都千代田区大手町二丁目3番1号

(31)優先権主張番号 特願平11-296877

(72)発明者 濑口 浩一

(32)優先日 平成11年10月19日 (1999.10.19)

東京都千代田区大手町二丁目3番1号 日

(33)優先権主張国 日本 (JP)

本電信電話株式会社内

(72)発明者 岡本 勝就

東京都千代田区大手町二丁目3番1号 日

本電信電話株式会社内

(72)発明者 郷 隆司

東京都千代田区大手町二丁目3番1号 日

本電信電話株式会社内

(74)代理人 10007/481

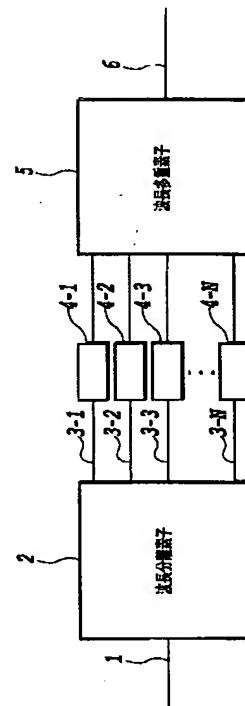
弁理士 谷 義一 (外1名)

(54)【発明の名称】 分散スロープ補償器

(57)【要約】

【課題】 ファイバの分散スロープによる歪を受けたWDM信号を小型の構成で波形整形可能とし、異なる分散値を有する様々なファイバ伝送路の分散補償、あるいは温度変動などによる分散変動の補償も一素子で実現できること。

【解決手段】 入力導波路から入射した分散による歪みを受けたWDM信号光は波長分離素子でそれぞれの波長成分に分離され、それぞれの波長成分に対応した分散補償値を生成可能なラティス型光素子、トランスバーサル光素子あるいは両素子を混在したものを通過する。通過した各信号光は波長多重素子で合波され、合波光は出力導波路から出力される。波長分離素子、波長多重素子としてはアレイ導波路格子を使用可能な他、多段マッハツエンダ型干渉計、バルク型光フィルタ、あるいはファイバ型(または導波路型)グレーティングを多段接続した光フィルタ等の使用も可能である。



## 【特許請求の範囲】

【請求項1】 光伝送路に複数の波長の光を伝送する際に該伝送路の分散特性によって生じる信号の歪みを補償する分散スロープ補償器であって、N (N:自然数) 本の導波路と、N出力波長分離素子及び/又はN入力波長多重素子と、K個 (K:自然数、K≤N) の群遅延制御器からなり。

前記N本の導波路は、前記波長分離素子の出力及び/又は波長多重素子の入力に接続され、

前記群遅延制御器は、ラティス型光素子の入出力部の各々一方あるいは両方を前記N本の導波路上に介在させたものであり、

前記ラティス型光素子は、2本の導波路の中間に少なくとも2箇所の方向性結合器を配し、各方向性結合器間に前記2本の導波路は光路長が異なるよう構成されていることを特徴とする分散スロープ補償器。

【請求項2】 前記波長分離素子及び前記波長多重素子が、アレイ導波路格子であることを特徴とする請求項1に記載の分散スロープ補償器。

【請求項3】 前記群遅延制御器はN入力波長多重素子に接続され、前記N本の導波路は前記波長多重素子の入力のみに接続されていることを特徴とする請求項1に記載の分散スロープ補償器。

【請求項4】 前記波長多重素子がアレイ導波路格子であることを特徴とする請求項3に記載の分散スロープ補償器。

【請求項5】 前記群遅延制御器はN出力波長分離素子に接続され、前記N本の導波路は前記波長分離素子の出力のみに接続されていることを特徴とする請求項1に記載の分散スロープ補償器。

【請求項6】 前記波長分離素子がアレイ導波路格子であることを特徴とする請求項5に記載の分散スロープ補償器。

【請求項7】 前記群遅延制御器は、前記ラティス型光素子以外にトランスバーサル型光素子を混在させたことを特徴とする請求項1に記載の分散スロープ補償器。

【請求項8】 光伝送路に複数の波長の光を伝送する際に該伝送路の分散特性によって生じる信号の歪みを補償する分散スロープ補償器であって、N (N:自然数) 本の導波路と、N出力波長分離素子及び/又はN入力波長多重素子と、N個の群遅延制御器からなり。

前記N本の導波路は、前記波長分離素子の出力及び/又は波長多重素子の入力に接続され、

前記群遅延制御器は、トランスバーサル型光素子の入力部の一方と出力部とを前記N本の光導波路上に介在させたものであり、

前記トランスバーサル型光素子は、一方の入力部分となる第1の1本の導波路と、M本 (M:自然数、M≥2) の導波路をMか所の異なる位置で結合させるM個の方向

性結合器を有し、前記M本の導波路は前記第1の1本の導波路と結合した後、合波器によって出力部分となる第2の1本の導波路にまとめられよう構成されていることを特徴とする分散スロープ補償器。

【請求項9】 前記波長分離素子及び前記波長多重素子が、アレイ導波路格子であることを特徴とする請求項8に記載の分散スロープ補償器。

【請求項10】 前記群遅延制御器はN入力波長多重素子に接続され、前記N本の導波路は、前記波長多重素子の入力のみに接続されていることを特徴とする請求項8に記載の分散スロープ補償器。

【請求項11】 前記波長多重素子がアレイ導波路格子であることを特徴とする請求項10に記載の分散スロープ補償器。

【請求項12】 前記群遅延制御器はN出力波長分離素子に接続され、前記N本の導波路は前記波長分離素子の出力のみに接続されていることを特徴とする請求項8に記載の分散スロープ補償器。

【請求項13】 前記波長分離素子がアレイ導波路格子であることを特徴とする請求項12に記載の分散スロープ補償器。

【請求項14】 前記群遅延制御器は、前記トランスバーサル型光素子以外にラティス型光素子を混在させたことを特徴とする請求項8に記載の分散スロープ補償器。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、光ファイバ中の分散特性（群遅延時間が波長によって異なる特性）によって歪みを受けた波長多重（Wavelength Division Multiplexing: WDM）信号を一括して波形整形する分散スロープ補償器に関するものである。

## 【0002】

【従来の技術】現在、世界各地で、波長λ=1.55μm帯（ファイバの最低損失波長帯）で零分散を有するファイバ（分散シフトファイバ）、あるいは分散値が数psec/nm/kmとなるファイバ（ノンゼロ分散シフトファイバ）を用いて、大容量光伝送を実現するための検討が行われている。

【0003】しかしながら、大容量化を目的としてWDM伝送を行う場合には、分散シフトファイバを用いた場合でも分散スロープ（3次分散、2次分散（遅延時間特性を波長で微分した値）を波長で微分した値、0.07pssec/nm<sup>2</sup>/km程度）の存在により、各波長チャネルの2次分散が、図20の相対遅延時間特性から分かるように零ではない異なった値になる。このため、各波長チャネルにおいて信号パルスに異なった歪が生じ、当該歪に起因して伝送容量、あるいは伝送（中継）距離が制限される。これはノンゼロ分散シフトファイバを用いた場合にも同様である。

【0004】従来、分散を有するファイバ伝搬中に歪を

受けたWDM信号を波形整形する分散スロープ補償器としては、図21に示すように、分散補償ファイバ44をファイバ伝送路43の後段に挿入する構成が知られている。この構成によれば、分散補償ファイバの分散特性がファイバ伝送路とは絶対値が等しく符号が逆の特性を有するように当該分散補償ファイバを設計することによってファイバ伝送路の分散特性を補償することができる。

#### 【0005】

【発明が解決しようとする課題】しかしながら、上述した従来の構成の分散スロープ補償器では、(1) 1.3  $\mu\text{m}$ 帯零分散ファイバの1.55  $\mu\text{m}$ 帯での分散スロープ補償は可能であるが、分散シフトファイバあるいはノンゼロ分散シフトファイバの1.55  $\mu\text{m}$ 帯での分散スロープの補償は本質的に不可能である、(2) 構成が煩雑でサイズが大きくなる、(3) 補償量が固定され、異なる分散値を有する他のファイバ伝送路の分散補償には適用困難である。また、温度変動等による分散値の変動に対応することはできない、等の問題がある。

【0006】そこで本発明は、上記の各課題に鑑みて成されたものであり、ラティス型光素子あるいはトランスバーサル型光素子を備えた、あるいは両者を混在させた群遅延制御手段により、分散を有するファイバ中を伝搬して分散による歪を受けたWDM信号を小型の構成で波形整形することを可能とし、異なる分散値を有する様々なファイバ伝送路の分散補償、あるいは温度変動などによる分散値の変動の補償も一素子で実現することができ、かつ、分散シフトファイバあるいはノンゼロ分散シフトファイバの1.55  $\mu\text{m}$ 帯での分散スロープをも補償可能な分散スロープ補償器を提供することを目的とする。

#### 【0007】

【課題を解決するための手段】上記の課題を解決するために、請求項1に記載の発明は、光伝送路に複数の波長の光を伝送する際に該伝送路の分散特性によって生じる信号の歪みを補償する分散スロープ補償器であって、N (N:自然数) 本の導波路と、N出力波長分離素子及び/又はN入力波長多重素子と、K個 (K:自然数、K≤N) の群遅延制御器からなり、前記N本の導波路は、前記波長分離素子の出力及び/又は波長多重素子の入力に接続され、前記群遅延制御器は、ラティス型光素子の出入力部の各々一方あるいは両方を前記N本の導波路上に介在させたものであり、前記ラティス型光素子は、2本の導波路の中間に少なくとも2箇所の方向性結合器を配し、各方向性結合器間で前記2本の導波路は光路長が異なるよう構成されていることを特徴とする。

【0008】また、請求項2に記載の発明は、請求項1に記載の発明において、前記波長分離素子及び前記波長多重素子が、アレイ導波路格子であることを特徴とする。

#### 【0009】

また、請求項3に記載の発明は、請求項1

に記載の発明において、前記群遅延制御器はN入力波長多重素子に接続され、前記N本の導波路は前記波長多重素子の入力のみに接続されていることを特徴とする。

【0010】また、請求項4に記載の発明は、請求項3に記載の発明において、前記波長多重素子がアレイ導波路格子であることを特徴とする。

【0011】また、請求項5に記載の発明は、請求項1に記載の発明において、前記群遅延制御器はN出力波長分離素子に接続され、前記N本の導波路は前記波長分離素子の出力のみに接続されていることを特徴とする。

【0012】また、請求項6に記載の発明は、請求項5に記載の発明において、前記波長分離素子がアレイ導波路格子であることを特徴とする。

【0013】また、請求項7に記載の発明は、請求項1に記載の発明において、前記群遅延制御器は、前記ラティス型光素子以外にトランスバーサル型光素子を混在させたことを特徴とする。

【0014】また、請求項8に記載の発明は、光伝送路に複数の波長の光を伝送する際に該伝送路の分散特性によって生じる信号の歪みを補償する分散スロープ補償器であって、N (N:自然数) 本の導波路と、N出力波長分離素子及び/又はN入力波長多重素子と、N個の群遅延制御器からなり、前記N本の導波路は、前記波長分離素子の出力及び/又は波長多重素子の入力に接続され、前記群遅延制御器は、トランスバーサル型光素子の入力部の一方と出力部とを前記N本の光導波路上に介在させたものであり、前記トランスバーサル型光素子は、一方の入力部分となる第1の1本の導波路と、M本 (M:自然数、M≥2) の導波路をMか所の異なる位置で結合させるM個の方向性結合器を有し、前記M本の導波路は前記第1の1本の導波路と結合した後、合波器によって出力部分となる第2の1本の導波路にまとめられよう構成されていることを特徴とする。

【0015】また、請求項9に記載の発明は、請求項8に記載の発明において、前記波長分離素子及び前記波長多重素子が、アレイ導波路格子であることを特徴とする。

【0016】また、請求項10に記載の発明は、請求項8に記載の発明において、前記群遅延制御器はN入力波長多重素子に接続され、前記N本の導波路は、前記波長多重素子の入力のみに接続されていることを特徴とする。

【0017】また、請求項11に記載の発明は、請求項10に記載の発明において、波長多重素子がアレイ導波路格子であることを特徴とする。

【0018】また、請求項12に記載の発明は、請求項8に記載の発明において、前記群遅延制御器はN出力波長分離素子に接続され、前記N本の導波路は前記波長分離素子の出力のみに接続されていることを特徴とする。

【0019】また、請求項13に記載の発明は、請求項

12に記載の発明において、前記波長分離素子がアレイ導波路格子であることを特徴とする。

【0020】また、請求項14に記載の発明は、請求項8に記載の発明において、前記群遅延制御器は、前記トランസバーｻﾙ型光素子以外にラティス型光素子を混在させたことを特徴とする。

【0021】

【発明の実施の形態】(第1実施形態)図1は、本発明に係る分散スロープ補償器の第1実施形態の構成を示す図で、本実施形態の分散スロープ補償器は、入力導波路1、波長分離素子2、導波路3-1～3-N、ラティス型光素子4-1～4-N、波長多重素子5、出力導波路6を備える。

【0022】入力導波路1から入射した分散による歪みを受けたWDM信号光入1～入Nは波長分離素子2でそれぞれの波長成分に分離され、それぞれの波長成分に対応した分散補償値を生成可能なラティス型光素子4-1～4-Nを通過する。通過した各信号光は波長多重素子5で合波され、合波光は出力導波路6から出力され、分散スロープ補償器が実現される。

【0023】波長分離素子2、波長多重素子5としては、後述のようにアレイ導波路格子を使用可能な他、マッハツェンダ型干渉計、バルク型光フィルタ、あるいはファイバ型(あるいは導波路型)グレーティングを多段に接続した光フィルタ等の使用も可能である。

【0024】図2は、ラティス型光素子4-1～4-Nの構成例を示す図である。このラティス型光素子は5つの非対称アーム対が方向性結合器を用いて継続接続されている構造(非対称マッハツェンダ型干渉計が多段に継続接続されている構造)を有し、7a～7fは導波路(導波路7a, 7bは入力部分、導波路7e, 7fは出力部分)、8a～8fは方向性結合器、9a～9eは導波路屈折率の制御部分である。

【0025】図1中の4つのラティス型光素子4-1～4-Nは、それぞれ導波路7a, 7bのいずれか一方と導波路7e, 7fのいずれか一方とを用いて導波路3-1～3-Nのいずれか1つと接続される。

【0026】方向性結合器8a～8fは、図3のように二つの導波路10a, 10bを近接させる構成、あるいは多モード干渉(MMI)カプラ構成をとることができる。この場合、結合率を固定値とすることができます。導波路屈折率の制御部分9a～9eを用いて導波路の位相制御を行うことにより、非対称マッハツェンダ型干渉計上で周波数の増加に伴い光波がより多くの光路長を通過するような設定、あるいはより少ない光路長を通過するような設定が可能である。このため、周波数の増加に伴い群遅延時間が増加する構成の分散補償器、あるいは減少する構成の分散補償器を実施することができる。

【0027】図4は、図2におけるラティス型光素子の群遅延特性計算例を示す特性図である。ここでは、ラテ

ィス型光素子の伝達関数を求め、当該伝達関数の虚部を角周波数で微分する遅延時間計算法を用いた。

【0028】この計算例は、図2の左から順に非対称マッハツェンダ型干渉計の光路長差が4.276mm、7.483mm、7.483mm、7.483mm、3.207mmで、導波路の屈折率が1.45の場合を示している。

【0029】本実施形態での上記パラメータ値での分散値の計算結果は、830ps/sec/nm及び-830ps/sec/nmとなった。

【0030】なお、非対称マッハツェンダ型干渉計の光路長差を別の値に設定することによって、異なった値の分散値を得ることができる。具体的には、光路長差をL倍に設定した場合、帯域が1/L、遅延時間がL倍となるので、分散値はL<sup>2</sup>倍となる。

【0031】また、非対称マッハツェンダ型干渉計の段数を増減させた場合も、それぞれ分散値の絶対値を増減させることができる。これは、光路長差の増減によって遅延時間が増減することによる。

【0032】このようにしてラティス型光素子4-1～4-Nをそれぞれの波長に対応した分散補償値を有するように設計することができる。

【0033】導波路屈折率の制御部分9a～9eの位相制御を行う手段としては、例えばガラス導波路を用いた場合には熱光学効果を用いて屈折率変化を誘起する現象を、強誘電体導波路を用いた場合には電気光学効果を用いて屈折率変化を誘起する現象を用いることができる。また、導波路屈折率の制御部分9a～9eでは、ガラス導波路を用いた場合、光弾性効果を用いて位相トリミングを行うことによって半永久的に無電力で位相シフトを達成することができ、図2結局は図1の構成で無電力で分散補償機能を達成することができる。

【0034】図5は、図2の方向性結合器8a～8fを対称マッハツェンダ型干渉計とした場合の別の構成例を示す図である。

【0035】11a～11fは導波路(導波路11a, 11bは入力部分、導波路11e, 11fは出力部分)、12a, 12bは各導波路を近接させて構成する方向性結合器、13は導波路屈折率の制御部分である。方向性結合器12a, 12bをMMIカプラ構成とすることも可能である。

【0036】導波路屈折率の制御部分13を用いて導波路の位相を0から2πまで変化させた場合、スイッチング特性を用いて結合率を0から1の間の任意の値に設定することができる。図5では対称マッハツェンダ型干渉計を一段としているが、多段とする構成に置き換えることも可能である。

【0037】導波路屈折率の制御部分13を用いて方向性結合器8a～8fの結合率を調整し、導波路屈折率の制御部分9a～9eを用いて導波路の位相制御を行うこ

とにより、周波数の増加に伴い群遅延時間が任意の傾きで増加し、あるいは逆に減少する分散補償器を構成することができる。

【0038】図6は、図5の方向性結合器を用いた場合の図2におけるラティス型光素子の群遅延特性計算例を示す特性図である。

【0039】ここでは非対称マッハツェンダ型干渉計の個数を6とし、光路長差がすべて2.759mm、導波路の屈折率が1.45の場合を示す。この場合も、図4の場合と同様にラティス型光素子の伝達関数を求め、当該伝達関数の虚部を角周波数で微分することで遅延時間特性を計算した。

【0040】方向性結合器8a～8fの結合率を調整し、導波路屈折率の制御部分9a～9eを用いて導波路の位相制御を行うことにより、上記パラメータ値での分散値を-584ps/sec/nmから584ps/sec/nmの範囲で任意に設定可能であることが求められた。

【0041】この場合、方向性結合器の結合率を0～1の範囲で任意に設定可能であり自由度が大きいため、図4に示した固定結合率の方向性結合器を用いた計算例と異なり、絶対値が等しく符号が異なる2値以外の値も実現することができる。

【0042】このように方向性結合器8a～8fを図5の構成とすることによって、複数の異なる波長それぞれに対応した分散補償値を有し、かつ様々な分散値を有する伝送路を一素子で補償可能に、あるいは温度変動などによる分散値の変動にも対応するようにラティス型光素子4-1～4-Nを設定できる効果がある。

【0043】また前述したように、ガラス導波路を用いた場合、光弾性効果を用いて位相トリミングを行うことで半永久的に無電力で位相シフトを達成することができ、図2結局は図1の構成によって無電力で分散補償機能を達成できる効果がある。

【0044】なお、図1、7、8に示した本実施形態の構成は、伝送路中で分散補償を行う場合を想定している。分散スロープ補償器を伝送路の前段に配置する場合は、図7に示すように、波長多重信号を分離する必要はなく、データ変調された波長の異なる信号光をそれぞれ導波路3-1～3-Nに入射し、その後分散補償および波長多重を行って伝送路に接続すればよい。したがって、このような用途においては波長分離素子2を設ける必要がない。

【0045】一方、分散スロープ補償器を伝送路の後段に配置する場合は、図8に示すように、伝送路からの波長多重信号を分離した後に再多重する必要はなく、波長の異なる光波に対応した受光器をそれぞれラティス型光素子4-1～4-Nの後段に接続するだけでよい。したがって、このような用途においては波長多重素子5を設ける必要がない。

【0046】なお、図1の要素4-1～4-N中に、ラ

ティス型光素子の他にトランスバーサル型光素子を混在させる構成も考えられる。

【0047】(第2実施形態)図9は、本発明に係る分散スロープ補償器の第2実施形態の構成を示す図で、本実施形態の分散スロープ補償器は、入力導波路14、波長分離素子15、導波路16a～16h、ラティス型光素子17a、17b、波長多重素子18、出力導波路19を備える。図2の導波路7a、7bの両方と導波路16a～16dのうちの二つ、導波路7e、7fの両方と導波路16e～16hのうちの二つとが接続される。

【0048】図2のラティス型光素子において、2組の入出力ポート間の分散特性、例えば入力の導波路7a、出力の導波路7e間と入力の導波路7b、出力の導波路7f間の分散特性は、絶対値が等しく符号が逆であることが確かめられている。この確認は、ラティス型光素子の伝達行列が計算によりユニタリ性を示すことで実行されている。

【0049】本実施形態の構成によれば、図10に示すように、零分散波長入10近傍で、入10を中心に対称配置されている入1と入4の波長、あるいは入2と入3の波長におけるファイバ分散値はそれぞれ絶対値がほぼ等しく符号が逆である。このため、波長入1と入4の分散補償用に1個のラティス型光素子の入出力ポートを相反的に用い、かつ、波長入2と入3の分散補償用に他の1個のラティス型光素子の入出力ポートを相反的に用いることで、分散補償を可能とすることができる。

【0050】したがってこの場合、図9に示したように、図1の構成で例えば4波長を補償することを考えた場合は、図1の構成よりも少ない数のラティス型光素子の構成(すなわち、図1に示す構成の半分のラティス型光素子数を備える構成)でWDM信号の分散スロープ補償を可能とすることができる。

【0051】なお、図9の1つのラティス型光素子17bを2つのトランスバーサル型光素子にして、導波路16b→第1のトランスバーサル型光素子→導波路16g、導波路16c→第2のトランスバーサル型光素子→導波路16hと接続することにより、素子数を3つに減らすことができる。

【0052】図11は、図1に示した分散スロープ補償器の波長分離素子及び波長多重素子をアレイ導波路格子とし、同一基板上にモノリシック集積した構成を示す図で、基板51a上に、波長分離機能を有する第1のアレイ導波路格子2a (AWG1)と、波長合波機能を有する第2のアレイ導波路格子5a (AWG2)と、ラティス型光素子レイ50 (50-1～50-N)を備えている。

【0053】このように、同一基板上にモノリシック集積することにより、均一の導波路パラメータ値が得やすく導波路の屈折率制御等が容易になる。また、作製プロセスおよび実装の容易さやサイズの低減といった観点か

らもその作用効果が優れている。また、ラティス型光素子をすべて同一基板上に集積化する、あるいはいくつかのラティス型光素子をまとめて同一基板上に集積化して複数の基板を用意するか、あるいは個々のラティス型光素子を別々に用意し、ファイバ等の接続手段を用いてアレイ導波路格子と接続する構成も可能である。

【0054】図12は、図7に示した分散スロープ補償器の波長多重素子をアレイ導波路格子とし、同一基板上にモノリシック集積した構成を示す図で、基板51b上に、波長合波機能を有するアレイ導波路格子5a (AWG) と、ラティス型光素子アレイ50 (50-1~50-N) を備えている。このような構成により、送信器からの各波長光にラティス型光素子を用いてあらかじめ分散補償を行い、アレイ導波路格子5aで各波長光を合波した後に伝送路に送出する構成、すなわち伝送路の前段に設置する構成とした場合には、波長分離用のアレイ導波路格子2aは不要となる。この場合にも、同一基板上にモノリシック集積することにより、均一の導波路パラメータ値が得やすく導波路の屈折率制御等が容易になる。

【0055】図13は、図8に示した分散スロープ補償器の波長分離素子をアレイ導波路格子とし、同一基板上にモノリシック集積した構成を示す図で、基板51c上に、波長分離機能を有するアレイ導波路格子2a (AWG) と、ラティス型光素子アレイ50 (50-1~50-N) を備えている。このような構成により、分散スロープ補償器を伝送路の後段に設置する構成とした場合には、伝送路からの波長多重信号を分離した後に再多重する必要はなくなるので、波長合波用のアレイ導波路格子5aは不要となる。この場合にも、同一基板上にモノリシック集積することにより、均一の導波路パラメータ値が得やすく導波路の屈折率制御等が容易になる。

【0056】なお、図11~図13に示した実施例においては、ラティス型光素子アレイのみを用いた場合について説明したが、トランスバーサル型光素子アレイのみを用いて構成することや、ラティス型光素子アレイとトランスバーサル型光素子アレイとを混在させて構成することも可能である。

【0057】(第3実施形態) 図14は、本発明に係る分散スロープ補償器の第3実施形態の構成を示す図で、本実施形態の分散スロープ補償器は、入力導波路20、波長分離素子21、導波路22-1~22-N、トランスバーサル型光素子23-1~23-N、波長多重素子24、出力導波路25を備えている。

【0058】図15は、トランスバーサル型光素子23-1~23-Nの構成例を示す図で、トランスバーサル型光素子23-1~23-Nは、入力部分の導波路26a又は26bからの入力光が8つのタップ27a~27hによって分岐された後、合波器29によって出力導波路30に合波される構成を有する。26a~26iは導

波路、28a~28hは導波路屈折率の制御部分である。導波路26a、26bのいずれか一方と出力導波路30とを用いて、図14中の導波路22-1~22-Nのいずれか一つと接続される。

【0059】タップ27a~27hには、例えば図3に示した構成の方向性結合器、MMIカプラあるいは図5に示した構成の方向性結合器を使用することができる。また、合波器29としては、スターカプラ、MMIカプラ、2×2の方向性結合器を多段に縦続接続する構成、Y分岐導波路を多段に縦続接続する構成等を使用することが考えられる。

【0060】図15において、タップ27a~27hの結合率を適切な値に設定し、且つ導波路屈折率の制御部分28a~28hを用いて導波路の位相調整を適切に行うことによって、導波路26aと出力導波路30間の特性、あるいは導波路26bと出力導波路30間の特性として、群遅延時間を任意の周波数の関数に近似することができる(例えば、K.Sasayama他による"Coherent optical transversal filter using silicabased waveguides for highspeed signal processing" Journal of Light wave Technology, vol.9, no.10, pp.12251230, October 1991参照)。したがって、図4あるいは図6に示した特性を本実施形態の構成によって得ることも可能である。

【0061】このため、図14に示した構成によっても同様にWDM信号の分散スロープ補償を可能とすることができる。

【0062】本実施形態の構成によれば、様々な分散値を有する、あるいは時間的に分散値が変動するファイバ伝送路の分散値を一素子で補償することができる。また前述したように、ガラス導波路を用いた場合には、光弾性効果を用いて位相トリミングを行うことで半永久的に無電力で位相シフトを達成することができ、これにより無電力で分散補償機能を達成できる効果がある。

【0063】なお、図14に示した構成は、伝送路中で分散補償を行う場合を想定している。分散スロープ補償器を伝送路の前段に配置する場合は、図16に示すように、波長多重信号を分離する必要はなく、データ変調された波長の異なる信号光をそれぞれ導波路22-1~22-Nに入射し、その後分散補償および波長多重を行つて伝送路に接続すればよい。したがって、このような用途においては波長分離素子21を設ける必要がない。

【0064】一方、分散スロープ補償器を伝送路の後段に配置する場合は、図17に示すように、伝送路からの波長多重信号を分離した後に再多重する必要はなく、波長の異なる光波に対応した受光器をそれぞれトランスバーサル型光素子23-1~23-Nの後段に接続するだけでよい。したがって、このような用途においては波長多重素子24を設ける必要がない。

【0065】(第4実施形態) 図18は、本発明に係る

分散スロープ補償器の第4実施形態の構成を示す図で、本実施形態の分散スロープ補償器は、入力導波路31、アレイ導波路格子37a、37b、導波路34a～34d、ラティス型あるいはトランスバーサル型光素子35a～35d、出力導波路36を備えている。アレイ導波路格子37a、37bは、スラブ導波路32a～32d、アレイ導波路33a、33bにより構成されている。

【0066】図18の構成は、図1、図9、図14に示した分散スロープ補償器の波長分離素子2、15、21および波長多重素子5、18、24をアレイ導波路格子としたものである。ここで、要素35a～35dを図2のラティス型光素子、あるいは図15のトランスバーサル型光素子、あるいは両者を混在させて構成することにより、完全集積型の分散スロープ補償器を構成することができる。

【0067】本発明に係る上記各実施形態における分散スロープ補償器の導波路部分は、図19に示す通り石英系ガラス導波路40a、40bを用いて形成することができる。

【0068】図19は導波路の断面図であり、同図を参考して第1～第4実施形態の導波路形成法について説明する。まず、Si基板38上に火炎堆積法によってSiO<sub>2</sub>下部クラッド層39を堆積する。次に、GeO<sub>2</sub>をドーパントとして添加したSiO<sub>2</sub>ガラスのコア層をSiO<sub>2</sub>下部クラッド層39上に堆積した後、電気炉で透明ガラス化する。

【0069】続いて、図1～図3、図5、図7～図9、図11～図18に示したようなパターンを用いて当該コア層をエッチングすることで、コア部分（石英導波路）40a、40bを形成する。

【0070】そして、コア部分40a、40bが形成されたSiO<sub>2</sub>下部クラッド層39上に再びSiO<sub>2</sub>上部クラッド層41を堆積し、再度電気炉で透明ガラス化する。そして最後に、所定の光導波路上に薄膜ヒータ42および電気配線を蒸着法により形成する。

【0071】上記の通りに形成した導波路を備える第1～第4実施形態の分散スロープ補償器では、薄膜ヒータ42を駆動し、その熱光学効果によって光導波路の位相制御を行うことができる。

【0072】なお、本発明に係る分散スロープ補償器を構成する導波路部分はガラス導波路に限るものではなく、強誘電体導波路、半導体導波路、ポリマ導波路、光ファイバ等を用いて実現できることは自明である。また、異なる幾つかの種類の導波路を組み合わせたハイブリッド構成を用いて実現できることも自明である。

【0073】

【発明の効果】以上説明したように本発明に係る分散スロープ補償器によれば、集積型の波長分離素子及び／又は波長多重素子と、ラティス型光素子及び／又はトラン

スバーサル型光素子とを組み合わせることにより、異なる分散値を有する様々なファイバ伝送路の分散補償、あるいは温度変動などによる分散値の変動の補償にも一要素で対応可能で、かつ分散シフトファイバあるいはノンゼロ分散シフトファイバの1.55μm帯での分散補償も可能な、WDM信号用分散スロープ補償器を小型な構成で実現できるという効果がある。

【図面の簡単な説明】

【図1】本発明に係る分散スロープ補償器の第1実施形態の構成を示す構成図である。

【図2】図1に示した第1実施形態におけるラティス型光素子の構成例を示す構成図である。

【図3】図2に示した方向性結合器の構成例を示す構成図である。

【図4】図2に示したラティス型光素子の特性計算例を示す特性図である。

【図5】図2に示した方向性結合器の別の構成例を示す構成図である。

【図6】図2に示したラティス型光素子の別の特性計算例を示す特性図である。

【図7】分散スロープ補償器を伝送路の前段に配置する場合の説明図である。

【図8】分散スロープ補償器を伝送路の後段に配置する場合の説明図である。

【図9】本発明に係る分散スロープ補償器の第2実施形態の構成を示す構成図である。

【図10】光ファイバの群遅延時間特性例を示す特性図である。

【図11】図1に示した分散スロープ補償器の波長分離素子及び波長多重素子をアレイ導波路格子とし、同一基板上にモノリシック集積した構成を示す図である。

【図12】図7に示した分散スロープ補償器の波長多重素子をアレイ導波路格子とし、同一基板上にモノリシック集積した構成を示す図である。

【図13】図8に示した分散スロープ補償器の波長分離素子をアレイ導波路格子とし、同一基板上にモノリシック集積した構成を示す図である。

【図14】本発明に係る分散スロープ補償器の第3実施形態の構成を示す構成図である。

【図15】図14に示したトランスバーサル型光素子の構成例を示す構成図である。

【図16】分散スロープ補償器を伝送路の前段に配置する場合の説明図である。

【図17】分散スロープ補償器を伝送路の後段に配置する場合の説明図である。

【図18】本発明に係る分散スロープ補償器の第4実施形態の構成を示す構成図である。

【図19】第1～第4実施形態に用いる石英系ガラス導波路の断面構造を示す断面図である。

【図20】光ファイバの群遅延時間特性の一例を示す特

性図である。

【図21】従来の分散スロープ補償器の一構成例を示す構成図である。

【符号の説明】

- 1, 14, 20, 31 入力導波路
- 2, 2a, 15, 21 波長分離素子
- 3-1~3-N, 7a~7f, 10a, 10b, 11a~11f, 16a~16h, 22-1~22-N, 26a~26i, 34a~34d 導波路
- 4-1~4-N, 17a, 17b ラティス型光素子
- 5, 5a, 18, 24 波長多重素子
- 6, 19, 25, 30, 36 出力導波路
- 8a~8f, 12a, 12b 方向性結合器
- 9a~9e, 13, 28a~28h 導波路屈折率の制御部分
- 23-1~23-N トランスバーサル型光素子

27a~27h タップ

29 合波器

32a~32d スラブ導波路

33a, 33b アレイ導波路

35a~35d ラティス型光素子あるいはトランスバーサル型光素子

37a, 37b アレイ導波路格子

38 シリコン基板

39 アンダークラッド (SiO<sub>2</sub>下部クラッド層)

40a, 40b 石英導波路

41 オーバークラッド (SiO<sub>2</sub>上部クラッド層)

42 薄膜ヒータ

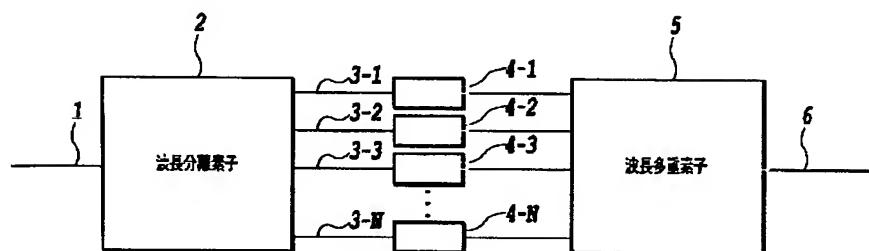
43 伝送路ファイバ

44 分散補償ファイバ

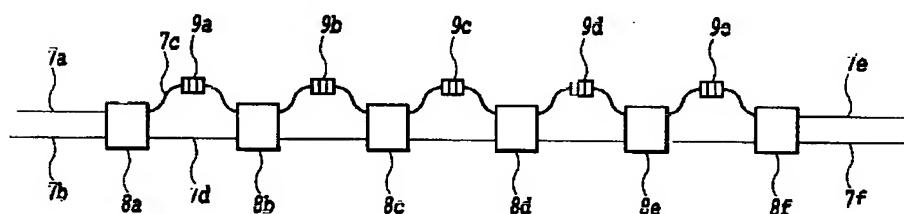
50 ラティス型光素子アレイ

51a, 51b, 51c 基板

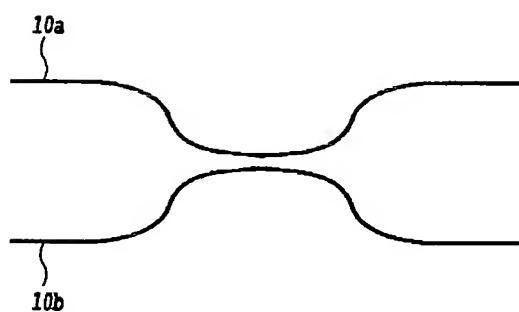
【図1】



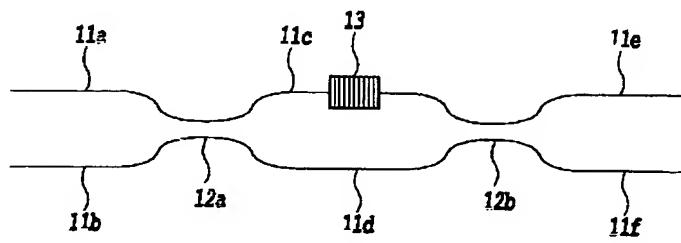
【図2】



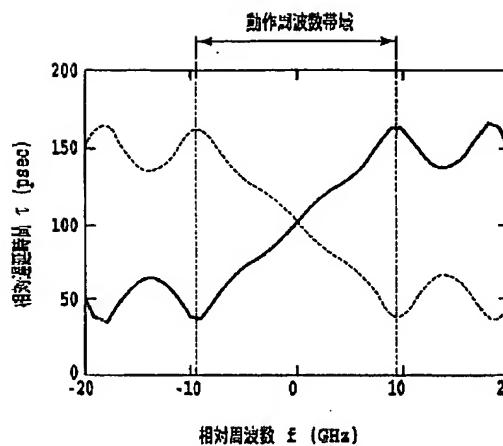
【図3】



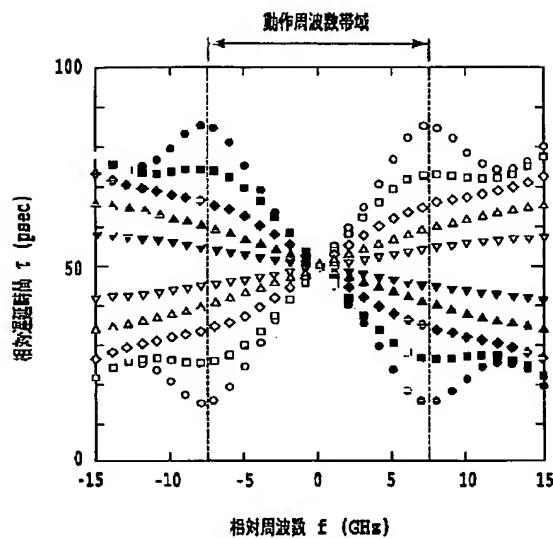
【図5】



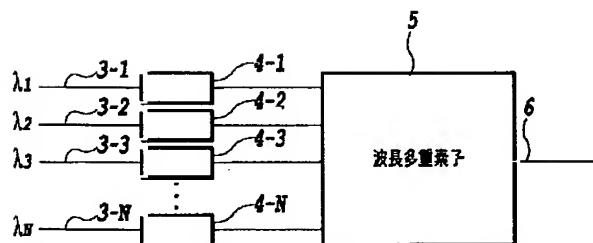
【図4】



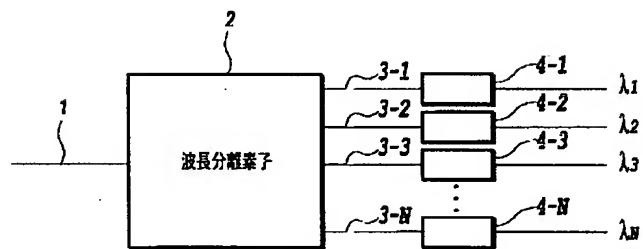
【図6】



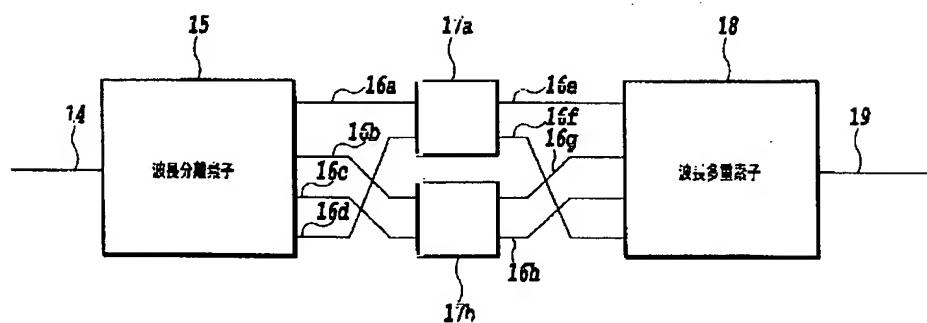
【図7】



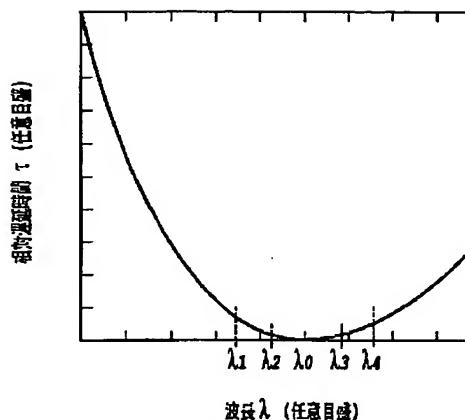
【図8】



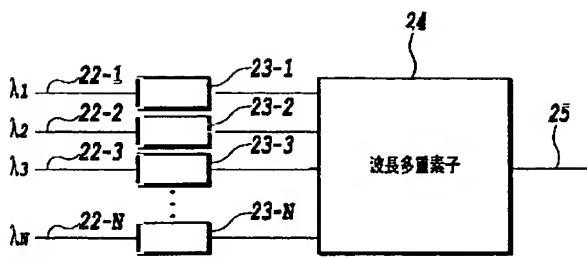
【図9】



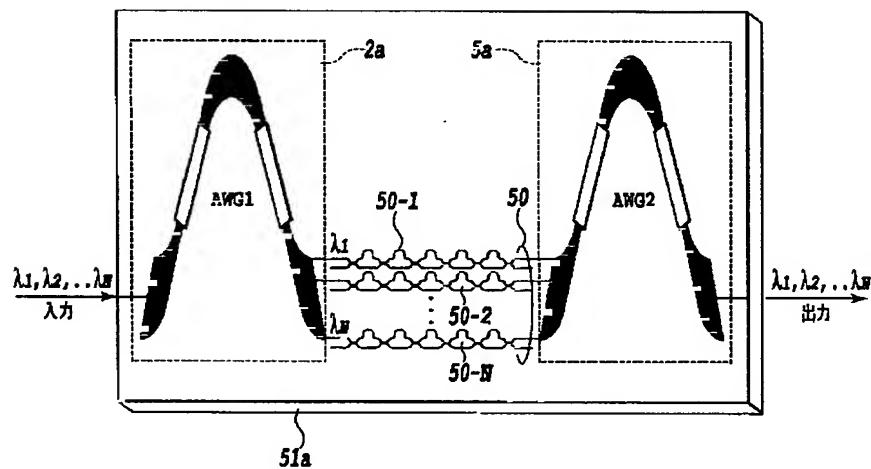
【図10】



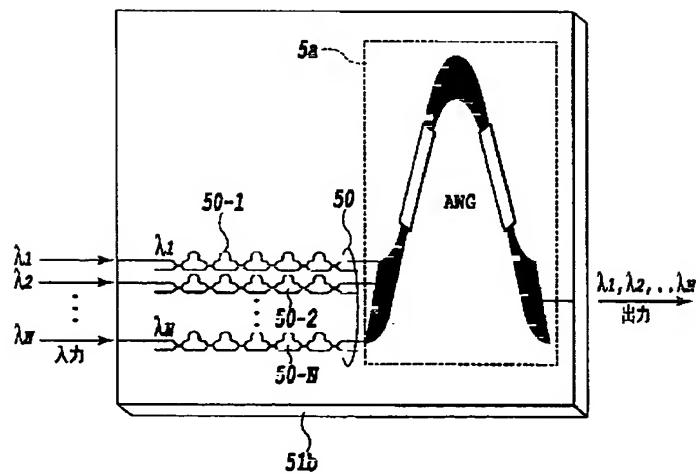
【図16】



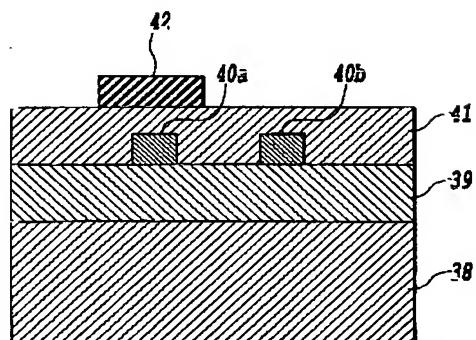
【図11】



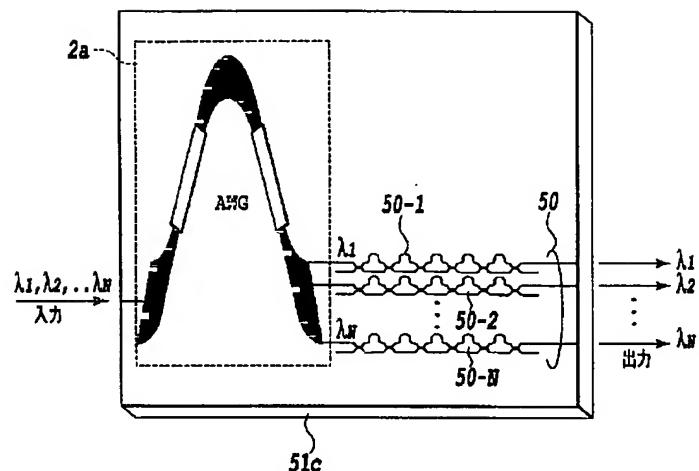
【図12】



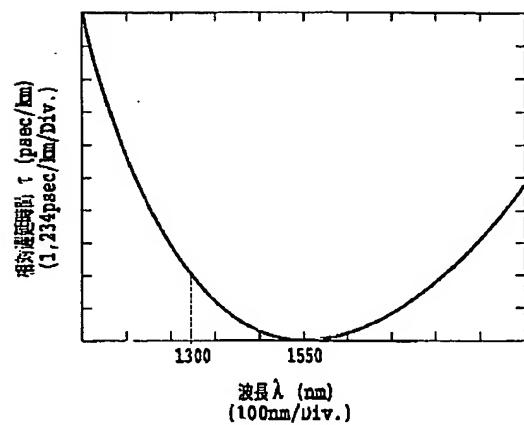
【図19】



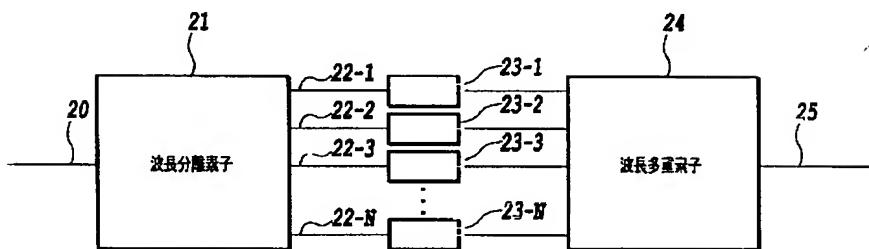
【図13】



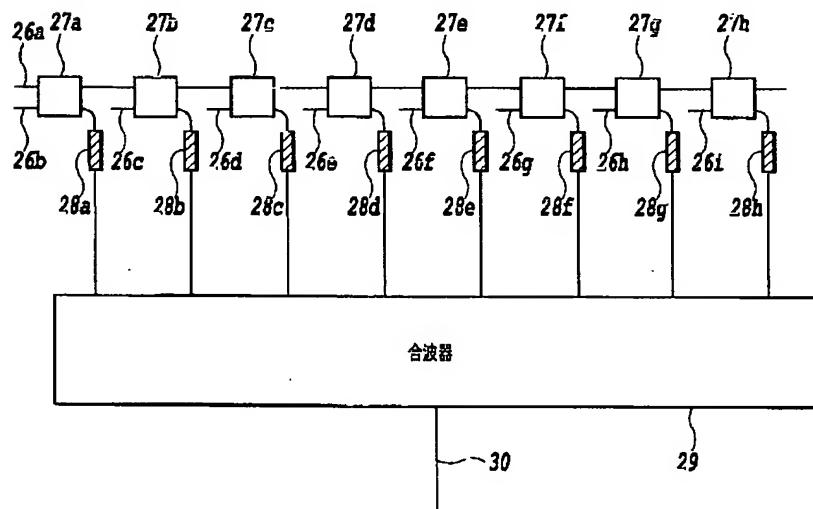
【図20】



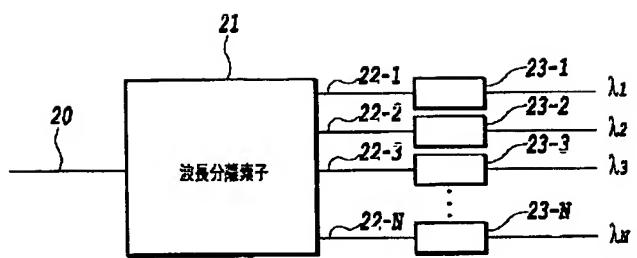
【図14】



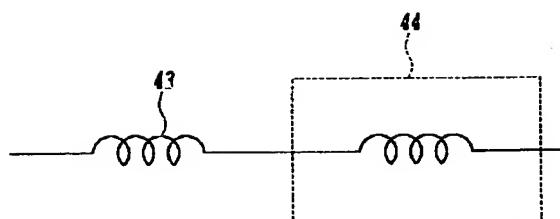
【図15】



【図17】



【図21】



【図18】

